

您設計產品時的好朋友！



Forum: [16-bit PIC/dsPIC](#)

Topic: PIC24系列的腳位, ENVREG, DISVREG, VCAP/VDDCORE, VBAT的接線方式

Subject: PIC24系列的腳位, ENVREG, DISVREG, VCAP/VDDCORE, VBAT的接線方式

作者: argogee

2017年01月07日 23:40:48

去年為了達成簡易的韌體更新奔道A只好採用含有USB host奔鄺 4 GB 類型的MCU. 24系列多了一些16,18看不到的腳位, ENVREG, DISVREG, VCAP/VDDCORE, VBAT 所以花了一些時間去了解, 找到可以正常動作的接線方式。

24FJ128GB204 的規格書DS30005009C, 章節2.1, 2.4 描述ENVREG/DISVREG. 但是128GB204系列沒有這種腳。(沒有卻放在規格書內, 似乎是不太好) 那麼VCAP(和VDDCORE腳位相同)該怎麼接? 它可以做VCAP,也可以做VDDCORE?

最後, 我用try-error方式, 找到可以正常動作的接線方式。 同時附上我孃玫W格書後, 認為的以上腳位的作用(有錯請指正(如果可以, 請說明為什麼是錯的, 文件根據是甚麼), 謝謝。)

ENVREG, VCAP/VDDCORE腳位的接線。(例如: 256GB106, 256GB110)
當ENVREG接VDD, 則MCU內部的VREG(提供電壓給CORE) enable, 要確保VREG(==2.5v)穩定, 必須在VCAP腳接10uF(低ESR<3ohm)到地。
當ENVREG接地, 則MCU內部的VREG(提供電壓給CORE) disable, 必須由外部提供2.5v到腳位VCAP/VDDCORE(扮演VDDCORE)。
當ENVREG接地時, 如果有省電考量, 系統也允覓DD=2.5v工作, 則可以將VDD, VDDCORE全部拉到2.5v電源輸入。(3.3v不使用)

DISVREG, VCAP/VDDCORE腳位的接線。(例如: 64GB002)
當DISVREG接地, 則MCU內部的VREG(提供電壓給CORE) enable, 要確保VREG(==2.5v)穩定, 必須在VCAP腳接10uF(低ESR<3ohm)到地。
當DISVREG接VDD, 則MCU內部的VREG(提供電壓給CORE) disable, 必須由外部提供2.5v到腳位VCAP/VDDCORE(扮演VDDCORE)。
當DISVREG接VDD時, 如果有省電考量, 系統也允覓DD=2.5v工作, 則可以將VDD, VDDCORE全部拉到2.5v電源輸入。(3.3v不使用)

沒有ENVREG/DISVREG, 有VCAP腳位, 有VBAT腳位的接線。(例如: 128GB204)
MCU內部的VREG(提供電壓給CORE)固定enable, 要確保VREG(==2.5v)穩定, 必須在VCAP腳接10uF(低ESR<3ohm)到地。
有省電需求, VBAT連到電池, 當VDD消失(低於某工作值), 因VBAT存在, 則RAM等MCU內部的暫存器的內容不會消失, 由VBAT供電。
一旦VDD又出現(高於某工作值), 使MCU wake up, 則MCU恢復正常工作。
切到VBAT運作時, 耗電只是為了保存RAM等MCU的registers, 以便VDD來電時, 系統可以快速wake up。(MCU耗電比deep sleep還小。
如果沒有省電需求, 則將VBAT直接連在VDD, 不必另外準備電池來提供VBAT。